Also published as:

JP4004951 (B2)

US7116965 (B2)

EP1336246 (A2)

EP1336246 (B1)

more >>

US2002058491 (A1)

Radio receiver

Publication number: JP2004514315 (T)

Publication date:

2004-05-13

Inventor(s):
Applicant(s):
Classification:

- international:

H04L27/38; H03D3/00; H03D7/16; H04B1/26; H04B1/30; H04L27/38; H03D3/00; H03D7/00; H04B1/26; H04B1/30;

(IPC1-7): H04B1/30; H04B1/26; H04L27/38

- European:

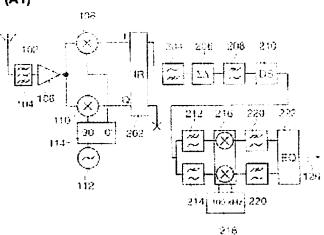
H03D3/00C; H03D7/16C1; H04B1/30

Application number: JP20020541788T 20011106

Priority number(s): WO2001EP13013 20011106; GB20000027503 20001110

Abstract not available for JP 2004514315 (T)
Abstract of corresponding document: US 2002058491 (A1)

A radio receiver configurable to operate in either a low-IF or a zero-IF mode comprises a quadrature down-converter (108,110,112,114) for generating inphase (I) and quadrature (Q) signals at an intermediate frequency and a complex filter (202) for performing image rejection filtering. One of the outputs (Q) of the filter (202) is terminated, the other (I) is passed to a non-complex ADC (206). The output from the ADC is processed digitally then a quadrature signal generator (212,214) generates quadrature-related IF signals which are passed to a down-converter (216,218) for conversion to baseband signals. By enabling analogue-to-digital conversion and channel filtering to be performed at IF on non-complex signals, significant power savings are possible. Further, the flexibility of the receiver is enhanced, enabling it to operate efficiently in both low-IF and zero-IF modes.



Data supplied from the esp@cenet database — Worldwide

(19) 日本国特許庁(JP)

(12)公表特許公報(A)

(11)特許出願公表番号

特表2004-514315 (P2004-514315A)

(43) 公表日 平成16年5月13日(2004.5.13)

(51) Int.C1. ⁷	FI		テーマコード (参考)
HO4B 1/30	но4В	1/30	5 K O O 4
HO4B 1/26	HO4B	1/26 A	5KO2O
HO4L 27/38	HO4B	1/ 2 6 J	
· -	HO4L	27/00 C	}

		審查請求	未請求	予備審查請求 未請求	(全 32 頁)
(21) 出題番号 (86) (22) 出題日 (85) 翻訳文提出日 (86) 国際出題番号 (87) 国際公開番号 (87) 国際公開日 (31) 優先権主張番号		(71) 出願人	コーニ トロニ Kon El オラン	1248 - シクレッカ フィリップ - クス エヌ ヴィ - inklijke Pl - ectronics - i - ダ国 5621 ペープ - マン フルーネヴァウ	hilips N. V. アー アイン
(32) 優先日 (33) 優先権主張国 (81) 指定国 GB, GR, IE, IT, LU, MC, M	平成12年11月10日 (2000.11.10) イギリス (GB) EP (AT,BE,CH,CY,DE,DK,ES,FI,FR, L,PT,SE,TR),CN,JP,KR	(74) 代理人	621 he 100092	enewoudsew BA Eindho Netherland 2048 : 沢田 雅男	ven, T
				段i	経頁に続く

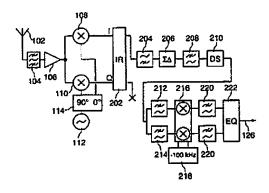
(54) 【発明の名称】無線受信機

(57)【要約】

【課題】IFがゼロであるか否かにかかわらず、非複素 ADCの効率的な利用が全ての受信モードに対して可 能である受信機を提供すること。

【解決手段】

低!Fまたはゼロ!Fモードの何れかで助作するように 設定可能な無線受信機は、中間周波数で同位相(Ⅰ)お よび直交位相(Q)信号を生成するための直交位相ダウ ンコンバータ (108, 110, 112, 114) およ びイメージ除去フィルタリングを行うための複素フィル タ(202)を有する。フィルタ(202)の一方の出 力(Q)の処理は終結され、他方の出力(I)は、非複 紫ADC (206) に渡される。ADCからの出力は、 デジタルで処理され、次いで、直交位相信号発生器(2 12,214)は、直交位相に関連した1F信号を生成 する。これは、ベースバンド信号への変換のためのダウ ンコンバータ (216, 218) に渡される。AD変換 およびチャンネル・フィルタリングが非複素信号に対し てIFで行われることを可能にすることによって、重大 な電力削減が、可能となる。更に、受信機のフレキシビ



【特許請求の範囲】

【請求項1】

無線周波数信号のための入力と、前記無線周波数信号を中間周波数に変換し、かつ前記中 間周波信号の同位相および直交位相バージョンを生成するための直交位相ダウンーコンバ ージョン手段と、フィルタ処理された同位相および直交位相信号を提供するために前記同 位相および直交位相信号に作用する複素フィルタリング手段と、前記同位相および直交位 相信号の1つのみをデジタル化するためのAD変換手段と、前記デジタル化された信号に デジタル信号処理を行うための手段と、デジタルの同位相および直交位相信号を生成する ために前記処理された信号に作用する信号生成手段とを有する、受信機。

【諸求項2】

前記複素フィルタリング手段が、受動多相(polyphase)フィルタを有すること を特徴とする、請求項1に記載の受信機。

【讃求項 3】

前記AD変換手段がシグマ・デルタADCを有することを特徴とする、請求項1または2 に記載の受信機。

【請求項4】

前記AD変換手段が複数の異なるクロック・スピードで動作可能であることを特徴とする 、請求項1から3の何れか1つに記載の受信機。

【請求項5】

前記中間周波数が、低またはゼロの何れかとすることができることを特徴とする、請求項 20 1から4の何れか1つに記載の受信機。

【請求項6】

前記無線周波数信号が、セルラ方式通信標準に従い、かつ前記低中間周波数が、前記標準 で規定された前記チャネル間隔の半分であることを特徴とする、請求項5に記載の受信機

【請求項7】

デローテーション (derotation) 手段が、前記デジタル同位相および直交位相 信号をベースバンドに変換するために設けられていることを特徴とする、請求項1から6 の何れか1つに記載の受信機。

【請求項8】

10

前記信号生成手段が、第1および第2のフィルタを有し、かつ前記フィルタの各々を通過 した信号に適用される前記位相シフトが、90°だけ異なることを特徴とする、請求項1 から7の何れか1つに記載の受信機。

【讃求項9】

前記フィルタが、線形位相特性を有することを特徴とする、請求項8に記載の受信機。

【請求項10】

デジタル信号処理を行うための前記手段および前記信号生成手段の前記組合せが、第1お よび第2のフィルタによって提供されることを特徴とする、請求項1から7の何れか1つ に記載の受信機。

【請求項11】

40

請求項1から10の何れか1つに記載の無線受信機を有する集積回路。

【発明の詳細な説明】

【発明が属する技術分野】

[0001]

本発明は、特に、GSMおよびUMTSのようなデジタル通信システムに適用される(し かしこれに限定されない)無線受信機と、このような無線受信機を含む集積回路とに関す る。

【従来の技術】

[0002]

ニア・ゼロIF (near-zero-IF) 受信機 (多相 (polyphase) 受信 50

機としても知られている)は、GSM (Global System for Mobile communication) およびDECT (Digital Enhanced Cordless Telecommunications) のような無線通信システム 用として公知である。このような受信機は、従来のスーパーへテロダイン(superhet) 受信機と同様の性能を提供するが、オフチップ・チャネル・フィルタを必要としないため、集積化するのが極めて容易であるという利点を有する。公知の多相受信機の一具体例は、欧州特許出願第0797292号に開示されている。

[0003]

公知のゼロIF受信機と比較して、多相受信機は、DCオフセットと二次の相互変調積の 生成に関する問題を除去することによって、性能を実質的に向上させている。多相受信機 10 の重要な機能は、複素信号処理が、フロントエンドのダウンコンバータの出力と復調器へ の入力との間でIF信号に行われるので、所望信号のいかなるイメージも適切に抑制させ ることが保証されることである。

[0004]

低IF受信機に関する最近の変形例の場合、AD変換(analogue-to-digital conversion)が、フロントエンドのダウンコンバータの直後に行われる。このことは、チャンネル・フィルタリングをデジタル領域内で完全に行うことを可能にした。このような受信機は、国際特許出願WOOO/22735に開示されている。この変更例は、ADC(Analogue-to-Digital Converter)からダイナミックレンジ能力の増加を必要としたが、受信機のチャネル・フィルタ特性 20をソフトウェアで変化させることを可能とすることにより、フレキシビリティを拡大させた。これによってマルチモード受信機の設計が非常に容易になった。

[0005]

GSMシステムに使用される公知のこのような受信機の実施例が、図1に示されている。無線信号は、アンテナ102によって受信され、バンドパス・フィルタ104によってフィルタ処理が行われ、そして低ノイズ増幅器106によって増幅される。信号は、次いで、100kHz(GSMチャネル間隔の半分)のIFにおいて同位相(I)および直交位相(Q)の信号を生成するために、第1および第2のミキサ108、110によって、ミキシングされる。これらのミキサには、LO(Local Oscillator)112から、(第1のミキサ108にゼロ位相シフトの信号を提供し、かつ第2のミキサ11 30 0に90°位相シフトの信号を提供する)位相シフト・ブロック114を介して、これらのそれぞれのLOポートに信号が供給される。

[0006].

IおよびQ信号は、ハイパス・フィルタ116によってフィルタ処理が行われ、次いで、それらは、多相バンドパス・ループ・フィルタが組み込まれている複素シグマ・デルタ(sigma‐delta) ADCを有するデジタル化ブロック118に供給される。このようなADCは、WO00/22735に開示されている。デジタル化ブロック118 からのIおよびQ出力は、13MHzのビット・レートでシングル・ビットのデジタル信号を有する。多相バンドパス・フィルタリングおよびデシメーション(decimation)・ブロック120は、24分の1にビット・レートを減らすので、このブロックからの出力信号は、541.667kHzのビット・レートで14-ビットの信号を有する。更なるフィルタリングおよびデシメーション・ブロック122により、ベースバンドの信号についてローパス・フィルタリングおよびデローテーション(derotation)処理が行われ、270.833kHzのGSMビット・レートで15-ビットの出力信号が得られる。次いで、この信号は、等化(eaualisation)および復調ブロック(EQ)124によって処理されて、その後、受信機の残り部分のデジタル信号処理回路に出力126として提供される。

[0007]

この後者の変更例は、マルチモード受信機には好ましいが、(WO00/22735で開示されているシグマ・デルタ ADCに用いられているような)複素ノイズ・シェーピン

グを有する複素ADCが必要であることは、必ずしも望ましいことではない。例えば、モードを変える時に、ADCの帯域幅およびそのクロック・スピードを、変更させなければならない場合、複素ADCは、設計がより困難となる。このことは、要求された帯域幅およびクロック・スピードが、変換効率の観点から現時点での最高の技術水準で実現できる限界である場合、特に当てはまる。更なる考察として、1つ以上の受信モードで、IFがゼロにセットされる場合、(それが実際には低IF受信機にとってのみ望ましいので)複素ADCの必要性は実質的に減少する。

【課題を解決するための手段】

[0008]

本発明の目的は、したがって、IFがゼロであるか否かにかかわらず、全ての受信モード 10 に対して非複素 ADCの効率的な利用が可能である受信機を提供することである。

[0009]

本発明によると、無線周波数信号のための入力と、無線周波数信号を中間周波数に変換し、かつ中間周波信号の同位相および直交位相バージョンを生成するための直交位相ダウンーコンバージョン(conversion)手段と、フィルタ処理された同位相および直交位相信号を提供するために同位相および直交位相信号に作用するための複素フィルタリング手段と、同位相および直交位相信号の1つだけをデジタル化するためのAD変換手段と、デジタル化された信号にデジタル信号処理を行うための手段と、デジタルの同位相および直交位相信号を生成するために処理された信号に作用するための信号生成手段とを有する、受信機が、提供される。

[0010]

同位相および直交位相IF信号の1つのみを量子化することによって、複素(または多相)ADCおよび複素チャネル・フィルタが、不必要となる。このことにより、消費電力をかなり削減することが可能となる。このような受信機は、特に、1つのモードが低IFを使用し、かつ別のモードがゼロIFを使用しているような、マルチモード動作に適している。何故ならば、クロック・スピードおよびノイズ・シェーピング・プロファイルが異なる範囲で動作する非複素ADCの設計が、それらの複素等価物の設計よりはるかにシンプルであるからである。

[0 0 1 1]

受信機フロントエンドからのIF出力の内IまたはQ成分しか量子化しないことによって 30 、単一のADCの量子化帯域幅をゼロ周波数で折り返すようにして、所望信号帯域幅を効果的に2倍にさせることが出来る。しかしながら、この増加した帯域幅に起因してクロック・スピードを増加させねばならないにもかかわらず、単一のADCしか使用しないことにより、全体的な消費電力は、減少するであろう。

[0012]

非複素ADCによりイメージが除去されることが無いため、このADCの前には、複素フィルタが必要となる。このようなフィルタは、受動型であるので、何ら余分の電力も消費しない受動多相フィルタとすることができる。

[0 0 1 3]

好適な実施例の場合、ADCは、シグマ・デルタADCである。別の好適な実施例の場合 40 、デジタル同位相および直交位相信号は、ベースバンドにそれらの周波数を変換するため にデローテート (derotate) される。

[0 0 1 4]

本発明の別の実施例の場合、受信機は集積回路にて実施される。

[0015]

本発明は、イメージ除去フィルタリングを、サンプリングおよびデジタル化の前にIF信号に行うならば、低IF受信機での非複素ADCおよびチャンネル・フィルタの使用が可能になるという(従来技術にはない)認識に基づく。

【発明を実施するための形態】

[0 0 1 6]

50

20

10

次に、本発明の実施例を、具体例として、添付の図面を用いて説明する。

[0017]

図面において、同じ参照番号は、一致する機能を示すために使用されている。

[0 0 1 8]

図2は、本発明に従って製作された低IF受信機アーキテクチャのGSM実施例のブロック図である。フロントエンドは、入って来るRF信号をチャネル間隔の半分の低IF(GSMの場合チャネル間隔は200kHzであるので、このIFは、100kHzである)にミキシングする直交位相ダウンコンバータを使用する。受信機のこの部分は、本質的に図1で上述されたものと同じであるので、再度記載することはしない。

[0019]

ミキサ108、110によるダウンコンバージョン(downconversion)の後、(IおよびQ信号を有する)複素低IF信号が、所望信号のイメージ・バンド内(すなわち、-200kHz~0Hz)に存在する如何なる干渉も除去する、受動多相フィルタであるイメージ除去フィルタ(IR)202に渡される。このようなフィルタは、公知であり、例えば、論文、M J Gingellによる 「シーケンス非対称多相ネットワークを使用した単側波帯変調(Single sideband modulation using sequence asymmetric polyphase networks)」(Electric Communications, No 48, 1973)に開示されている。直接シリコン上に集積化することができる受動多相フィルタは、RC 回路網により容易に実現することが出来る。イメージ除去フィルタ202は、所望信号を、他の全ての干渉と同様に、0Hzから200kHzのバンドに渡す。しかしながら、いかなるイメージ干渉も除去することによって、受信機のその後の全てのフィルタを「実」にする(すなわち、IおよびQ信号の何れか一方にしか作用しない)ことが可能になる。適切な多相フィルタの周波数応答の具体例は、図3に示される。

[0020]

イメージ除去フィルタ202の後、信号のQ成分の処理は、終了する。一方、I成分は、ハイパス・フィルタ204を介して、単一の、2ポートのシグマ・デルタ (ΣΔ)変調器206に、与えられ、処理は続く。信号のQ成分を処理しないことによる効果は、所望信号エネルギーの半分を取り込み、かつ周波数スペクトルの負の側にそれを折り返すことである。したがって、(シグマ・デルタ変調器206のノイズ・スペクトルと同じように)信号は、ゼロ周波数に関して対称となり、かつ400kHzの帯域幅を占める。このような信号は、変調器206の変換効率を最大にする。

[0021]

ハイパス・フィルタ 2 0 4 は、先行するフロントエンドの回路によって生成されたDCオフセットを除去する。GSMアプリケーションのための多相受信機の研究により、フィルタ 2 0 4 の適切なカットオフ周波数が、6 k H z であることが判明した。この周波数は、所望信号の重大な低下をもたらすことなく、受信機に、大信号のオーバー・ドライブ効果からの充分な回復時間を与える。

[0022]

要求されたノイズ・シェーピングを得るために、変調器 206の次数およびそのクロック 40・スピードを、適切に選択しなければならない。最小入力信号レベル(現時点での最高の技術水準で、-108dBm)で、BER(ビット・エラー・レート)に関してGSM仕様を満たすために、信号対量子化ノイズ比は、400kHzの帯域幅(すなわち、-200kHz~+200kHz)で約17dBでなければならない。この数値は、全体的なSN比が7dBであること、および量子化ノイズ・レベルがフロントエンドのノイズより10dB低いことの必要性から導かれる。ADCへの最も大きい入力信号は、-23dBmでのブロッキング干渉である。

[0023]

変調器 206 からのデジタル出力信号は、デジタル・チャネル・フィルタ 208 によってフィルタ処理される。このフィルタは、(典型的に、GSMのビット・レートの約 486

である)シグマ・デルタ変調器 206のクロック・レートに等しいサンプリング・レートで動作する。これは、(両側周波数軸で見た場合、幅400kHzのバンドパス応答に似ている)約200kHzのカットオフ周波数を有するローパス周波数応答を有する。このような周波数応答は、図4に例示されている。フィルタ208は、イメージ干渉(イメージ除去フィルタ202によって取り扱われる低側の隣接チャネルでの干渉)を除いて、受信機入力に到着する全ての干渉を減らし、かつ変調器 206によって生成される広帯域の量子化ノイズの大部分を減らすと言う二重の役割を果たす。

[0024]

一旦、信号の高周波成分がチャネル・フィルタ208によって除去されると、IF信号は、ダウン・サンプリング・ブロック(DS)210によって、GSMビット・レートの約4倍のサンプリング・レートに、ダウン・サンプリング(down-sampled)させる(すなわち、デシメイト(decimated)させる)ことができる。このことは、所望信号のQ成分の再構成のために必要な処理リソースおよび消費電力を減らす。所望信号を再び複素化することは、低IFからゼロ周波数までのその完全な周波数変換(またはデローテーション(de-rotation))、およびデータビットを得るためのその次の復調を容易にするために、必要である。

[0025]

したがって、ダウン・サンプリングの後、信号は、それを一対のFIRフィルタに渡すことにより、複素化される。ここで、第1のフィルタ212は、線形位相ローパス応答を有し、かつ第2のフィルタ214は、通過帯域の中央の狭いノッチの生成、および負の周波数に対して $+90^\circ$ で、かつ正の周波数に対して -90° である追加の 90° 位相シフトを挿入することを除いて、同じ応答を有している。第2のフィルタ214は、新規のQ成分を作成する。これは、ノッチの幅が、そのインバルス応答の長さを決定する、タイム・バウンドされた(time-bounded)ヒルベルト変換と等価物を実行する。先行するハイバス・フィルタ204によって生成されたノッチの幅より僅かに狭いまたはそれに等しい幅が、通常、適切であろう。

[0026]

図6は、8kHzのホール幅を有し、276のタップを有するFIRフィルタである、適切な第2のフィルタ214の典型的周波数応答を示す。第1のフィルタ212の主要機能は、I成分の経路に第2のフィルタ214によってQ成分の経路内に挿入されたそれと同じ時間遅延を正確に挿入することである。両方のフィルタ212、214のインパルス応答は、正確に同じ長さでなければならない。第1および第2のフィルタは、チャネル・フィルタ208の後においても、所望信号の帯域幅の外側に残存しているいかなる干渉に削除するように設計することができる。これらのカットオフ周波数を変えることは、実質的にフィルタ212、214の必要な長さに何の効果も与えず、かつ、事実上コストの発生無しに追加のフィルタリングを導入することを可能にする。カットオフ周波数の選択は、フィルタ212、214が必要とすることを可能にする。カットオフ周波数の選択は、フィルタ212、214が必要とすることにより提供されるフィルタリングを必要とすることが軽減される。

[0 0 2 7]

所望信号のQ成分をリストアすることは、正の側にその周波数スペクトルの負の半分を折り返し、これによって、帯域幅が200kHzに減少する効果を有する。信号内の全電力 50

は、したがって、イメージ除去フィルタ202への入力で見られるオリジナルの値に戻る。電力密度は、6dB増加する。フィルタ212、214の組み合わせられた出力の複素周波数応答は、図7に示される。

[0028]

[0029]

図2に示される具体的な実施例の場合、IおよびQ信号は、カットオフ周波数が80kH 10zの各ローパス・ベースバンド・フィルタ220によってフィルタ処理される。フィルタ220の出力の信号の典型的周波数スペクトルが、図8に示されている。実線は所望信号を示し、破線は残留イメージ干渉を示す。

[0030]

次いで、信号は、等化および復調ブロック(EQ)222によって処理され、そして受信機の残り部分のデジタル信号処理回路に出力126として提供される。

[0031]

本発明によるアーキテクチャが正しく機能することを確認するために、システムシミュレーションが、実行された。例えば、図9は、周知のTU50チャンネル・モデル(50km/hの最大速度を伴う典型的都市のプロファイル)を使用して、所望信号電力S(dB²⁰m単位)の範囲に対するBERを決定するシミュレーションの結果のグラフである。新規の受信機アーキテクチャに対してシミュレートされた結果は、実線で示され、全体として複素信号処理を使用した、ベンチマーク・多相受信機に対する結果は、破線で示されている。新規の受信機の感度が、少なくともベンチマーク・多相受信機と同程度以上に良いことは、明白である。他のシミュレーションにより、新規のアーキテクチャが、隣接チャネルとより大きい周波数オフセットでのそれら両方に対して、要求された選択性を提供することができることも確認された。

[0032]

上述の実施例の変更例の場合、チャネル・フィルタ208および複素信号再構成フィルタ212、214は、2つのFIRフィルタを有する単一のフィルタリング・ブロックに組 30 み合わせられている。この組み合わせられたフィルタリング・ブロックは、シグマ・デルタ変調器206の出力のビット・ストリーム性質を利用することができるので、このような実施例は、必要なディジタルハードウエア・リソースを少なくすることができる。実質上、チャネル・フィルタ208およびダウン・サンプリング・ブロック210の機能は、フィルタ212、214内に組み込まれる。

[0033]

フィルタ212、214の必要な周波数応答を決定するために、これらのフィルタを、その一方が他方のヒルベルト変換である2つの実フィルタとしてではなく、ゼロ周波数に関して非対称応答を有する単一の複素フィルタと考える方が、よりシンプルである。標準デジタル総合ツールを使用すると、必要な帯域幅および選択性を有する、単一の実FIRフ 40ィルタを設計することができる。この場合、複素応答を得ることは、+100kHzの周波数シフトを適用すると言う直裁な事項となる。実および虚インパルス応答は、シフトされた周波数応答に離散的逆フーリエ変換を行うことによって得ることができる。

[0034]

図10は、僅かな回数の設計繰返しの後に、得られる、フィルタ212、214の適切なペアの複素周波数応答を示す。必要な減衰テンプレートは、破線で示される。応答は、(±1MHzを越えた周波数で100dBを越える)テンプレートの境界の範囲内で充分なストップバンド(stopband)減衰を有する、20kHz~180kHzの通過帯域にわたって極めて小さいリップルを示す。このような応答は、フィルタ212、214に、最小の歪で所望信号を渡すこと、充分な減衰を隣接するおよび交互のチャンネル干渉 50

に適用すること、及びシグマ - デルタ変調器 2 0 6 によって生成された高周波ノイズの大部分を除去することを可能とする。

[0035]

上述の受信機アーキテクチャは、第二世代セルラーシステム(例えば、GSM、AMPS、IS136およびPDC1900)およびコードレス・システム(例えば、DECTおよびブルートゥース)を含む、公知のニア・ゼロIF多相アーキテクチャのそれにも同様に適用できる。これらの適用の場合、有効な電力削減を、達成することができる。このアーキテクチャは、CDMA/TDMA共有のマルチモード能力を有する受信機に対してさえより有効である。特定の具体例として、一適用例は、IFがゼロおよび100kHzの間で切替わるデュアルモードUMTS/GSM受信機である。他の適用例(例えば、CD 10 MA2000/IS95/IS136/AMPS受信機)も、可能である。

【図面の簡単な説明】

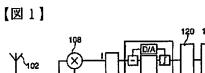
- 【図1】上述の公知の低 I F 受信機アーキテクチャのブロック図である。
- 【図2】本発明に従って製作された低 I F 受信機アーキテクチャのブロック図である。
- 【図3】図2のアーキテクチャにおけるイメージ除去フィルタの周波数 (f) (kHz 単位)に対する減衰 (A) (dB 単位)を示すグラフである。
- 【図4】図2のアーキテクチャにおけるチャネル・フィルタの周波数(f)(kHz単位)に対する滅衰(A)を示すグラフである。
- 【図 5】 チャネル・フィルタの出力での信号の周波数(f)(k H z 単位)に対する振幅 (A) を示すグラフである。
- 【図 6】 直交位相再構成フィルタの周波数(f)(k H z 単位)に対する減衰(A)を示すグラフである。
- 【図7】一対のFIRフィルタによって実信号から生成される複素信号の周波数(f)(kHz単位)に対する振幅(A)を示すグラフである。
- 【図8】等化および復調の直前の信号の周波数(f)(kHz単位)に対する振幅(A)を示すグラフである。
- 【図9】図2の受信機アーキテクチャに対する信号電力(S)(dBm単位)に対するシミュレートされたビット・エラー・レート(BER)のグラフである。
- 【図10】組み合わせられたチャネル・フィルタおよび直交位相再構成フィルタの周波数 (f) (kHz単位) に対する減衰 (A) を示すグラフである。

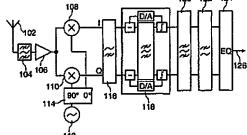
【符号の説明】

- 102 アンテナ
- 116 ハイパス・フィルタ
- 118 デジタル化プロック
- 202 イメージ除去フィルタ
- 220 ローパス・ベースバンド・フィルタ
- A 減衰
- f 周波数
- BER ビット・エラー・レート
- S 信号電力

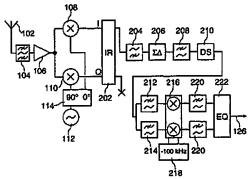
40

30

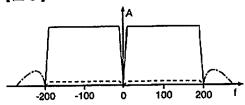




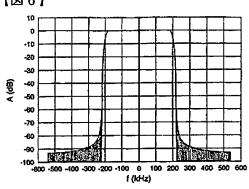




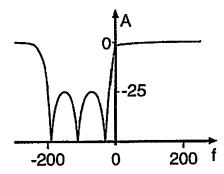
【図5】



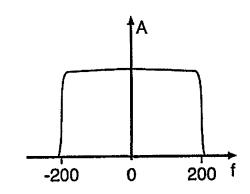
【図6】



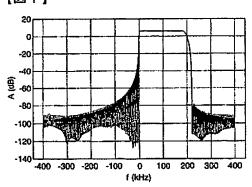
【図3】



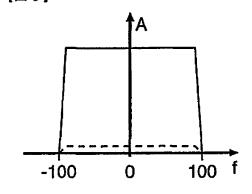
【図4】

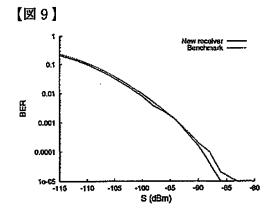


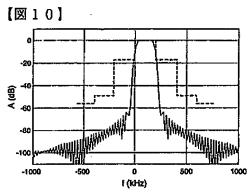
[図7]



[図8]







【国際公開パンフレット】

(12) INTERNATIONAL APPLICATION PUBLISHED UNDER THE PATENT COOPERATION TREATY (PCT)

(19) World Intellectual Property Organization
International Bareau



(43) International Publication Date 16 May 2002 (16.05.2002)

(10) Interestional Publication Non WO 02/39580 A2

(51) International Patent Classification's (31) Laterazilaral Application Hambert PCT/EPGV(3013

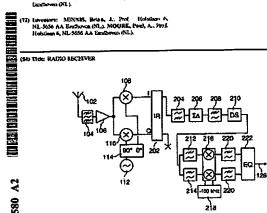
HO3D (74) Agest: SCOTT, Kovin, L. International Committee B.V., Prof. Holstines 6, NL 5656 AA Einfloven (N.).

(22) International Billing Date:
6November 2001 (05 11.7001)
6November 2001 (05 11.700

English - Pathlehed: -- without international search report and to be republished upon except of that report

(39) Priority Data:
0027503.2 10 November 2000 (10.1 E.2007) GIS
(77) Applicant: KONINKLAIKE PHILIPS ELECTRON:
ICS R.V. [NI.AT]. Grossowadsawog 1, NI. 5621 RA
LECTRONS (01.1 E.2007) GISTORY (10.1 E.

A2



218

(57) Abstrace: A ratio receives configurable in operate in order a low-life or a ratio III-mode comprises a quadrature down conventor.

(107) Abstrace: A ratio receives configurable in operate in order a low-life or a ratio III-mode comprises a quadrature (10) regular at an intermediate foregroup and a complex fiber (202) for performing respectively of fibring. Con of the compact (101 the fibric (202)) is structured, the cheff (110 persons a non-complex ADC (200). The output from the ADC is processed dipular then a quadrature signal gazanese (212,214) generates questioned related to the configuration of th

W() 02/39589

PCT/KPOI/13313

DESCRIPTION

RADIO RECEIVER

Technical Field ·

The present invention relates to a radio receiver having particular, but not exclusive, application in digital communication systems such as GSM and UNITS, and to an integrated circuit compitaing such a radio receiver.

Background Art

Near-zero-IF receivers (also known as polyphaso receivers) are known to for use in radio communication systems such as GSM (Global System for Mobile communication) and DECT (Digital Enhanced Cordless Telecommunications). Such receivers provide similar performance to that of traditional superhet receivers but have the advantage of being much easier to integrate, because there is no need for off-chip channel filters. An example of 15 a known polyphase receiver is disclosed in European Patent Application 0,797,292.

Compared with known zero-IF receivers, polyphase receivers provide a substantial improvement in performance by aliminating problems with DC offsets and generation of second order intermodulation products. A significant feature of a polyphase receiver is that complex signal processing is performed on the IF signals between the output of a front-end downconverter and the input to a demodulator, to ensure that any Images of the wanted signal are adequately suppressed.

In a later variation on a low-IF receiver, analogue-to-digital conversion 25 was performed immediately after the front-end downconverter, which allowed channel filtering to be performed entirely in the digital domain. Such a receiver is disclosed in International Patent Application WO 90/22735. This variation required increased dynamic range capability from the Analogue-to-Digital Converter (ADC), but provided increased flexibility by enabling the channel 30 filter characteristics of the receiver to be changed in software, thereby making it significantly easier to design a multi-mode receiver.

W() 42/39580

PCT/KP01/13013

2

An embodiment of such a known receiver for use with a GSM system is shown in Figure 1 of the accompanying drawings. Radio signals are received by an anterna 102, filtered by a bandpass filter 104 and amplified by a low-noise amplifier 108. The signal is then mixed down to generate in-phase (I) and quadrature phase (Q) signals at an IF of 100kHz (half the GSM channel spacing) by first and second mixers 108,110, which mixers are supplied with signals from a Local Oscillator (LO) 112 at their respective LO ports via a phase strifting block 114 which provides a signal with zero phase shift to the first mixer 108 and a signal with a 90° phase shift to the second mixer 110.

The I and Q signats may be filtered by a high pass filter 116 and are then supplied to a digitisation block 118, comprising a complex sigma-delta ADC incorporating a pohyphase bandpass toop filter. Such an ADC is disclosed in WO 00/22735. I and Q outputs from the digitisation block 118 comprise single bit digital signats at a bit rate of 13MHz. A pohyphase bandpass filtering and decimation block 120 reduces the bit rate by a factor of 24, and the output signals from this block comprise 14-bit signals at a bit rate of 541.667kHz. A further filtering and decimation block 122 performs low pass filtering and derotation of the signals to baseband, resulting in 15-bit output signals at the GSM bit rate of 270.833kHz. The signals are then processed by an equalisation and demodulation block (EQ) 124, before being provided as output 126 to digital signal processing circuitry in the remainder of the recover.

Although this latter variation is preferred for a multi-mode receiver, the need for a complex ADC having complex noise shaping, as employed in the sigma-delta ADC disclosed in WO 00/22735, is not altogether destrable. For example, if the bandwidth of the ADC and its clock speed have to be modified on changing mode then a complex ADC is more difficult to design. This is particularly the case if the required bandwidth and clock speed are at the limits of the state of the art in terms of conversion efficiency. As a further consideration, if in one or more of the receive modes the IF is set to zero, the need for a complex ADC is substantially reduced (since it is only really destrable for a low-IF receiver).

W() 42/39589

15

PCTF/KP01/13013

Disclosure of Invention

An object of the present invention is therefore to provide a receiver in which efficient use of a non-complex ADC is possible for all receive modes, whether or not the IF is zero.

According to the present invention there is provided a radio receiver comprising an input for a radio frequency signal, quadrature down-conversion means for translating the radio frequency signal to an intermediate frequency and for generating in-chase and quadrature versions of the intermediate frequency signal, complex filtering means for operating on the in-phase and 10 quadrature signals to provide filtered in-phase and quadrature signals. analogue-to-digital conversion means for digitising only one of the in-phase and quadrature signals, means for performing digital signal processing on the digitised signal and signal generation means for operating on the processed signal to generate digital in-phase and quadrature signals.

By quantising only one of the in-phase and quadrature if signals, the need for a complex (or polyphase) ADC and complex channel filters is eliminated thereby enabling considerable savings in power consumption. Such a receiver is particularly suitable for multi-mode operation in which one mode uses a low IF and another mode uses a zero IF, because design of noncomplex ADCs to operate with a range of different clock speeds and noiseshaping profiles is much simpler than design of their complex counterparts.

By quantizing only the I or Q component of the IF output from the receiver front-end, the wanted signal bandwidth is effectively doubled to match the quantisation bandwidth of the single ADC being reflected about zero 25 frequency. However, despite a likely increase in clock speed resulting from this increased bandwidth the overall power consumption should be reduced since only a single ADC is used.

Because of a lack of image rejection by a non-complex ADC, a complex filter is required prior to the ADC. Such a filter may be a passive polyphase 30 filter which, being possive, consumes no extra power.

WC 02/39589

15

25

PCT/KPOL/13013

A

In a preferred embodiment, the ADC is a sigma-delta ADC. In another preferred embodiment, the digital in-phase and quadrature signals are derotated to translate their frequency to baseband.

In a further embodiment of the Invention the receiver is implemented in an integrated circuit.

The present invention is based upon the recognition, not present in the prior art, that use of non-complex ADC and channel filters in a low-IF receiver is possible provided image rejection filtering is performed on the IF signals prior to sampling and digitisation.

10 Brief Description of Drawings

Embodiments of the present invention will now be described, by way of example, with reference to the accompanying drawings, wherein:

Figuro 1 is a block diagram of a known low-IF receiver architecture, as described above;

Figure 2 is a block diagram of a low-IF receiver architecture made in accordance with the present invention;

Figure 3 is a graph distracting the attenuation (A) in dB against frequency (f) in kHz of the image rejection litter in the architecture of Figure 2;

Figure 4 is a graph titual rating the attenuation (A) against frequency (f) in kHz of the channel filter in the architecture of Figure 2;

Figure 5 is a graph literstrating the amplitude (A) against frequency (f) in kHz of signals at the output of the channel fizer;

Figure 6 in a graph Bustrating the attenuation (A) against frequency (f) in kHz of a quadrature reconstruction filter;

Figure 7 is a graph filtustrating the amplitude (A) against frequency (f) in kHz of a complex signal generated from a real signal by a pair of FIR filters;

Figure 8 is a graph illustrating the amplitude (A) against frequency (f) in kHz of signals insmediately before equalisation and demodulation;

Figure 9 is a graph of simulated bit error rate (BER) against signal power (S) in dBm for the receiver architecture of Figure 2; and

Figure 10 is a graph illustrating the attanuation (A) against frequency (f) in kHz of a combined channel filter and quadrature reconstruction filter.

WC 02/39580

PCT/EPG1/13013

5

In the drawings the same reference numerals have been used to indicate corresponding features.

Modes for Carrying Out the Invention

Figure 2 is a block diagram of a GSM embodiment of a low-IF receiver sarchitocture made in accordance with the present invention. The front end uses a quadrature downconverter to mbt incoming RF signals down to a low IF of half the channel spacing (for GSM the channel spacing is 200kHz and hence the IF is 100kHz). This part of the receiver is essentially the same as that described above with reference to Figure 1 and will not be described opain.

After downconversion by the mixers 108,110 the complex low-iF signal, comprising I and Q signals, passes into an image rejection filter (IR) 202, which is a passive polyphase filter which rejects any interferer present in the image band of the wanted signal, namely between ~200kHz and 0Hz. Such filters are known, as disclosed for example in the paper "Single sideband modulation using sequence asymmetric polyphase networks" by M J Gingell, Electric Communications, No 48, 1973. Passive polyphase filters are easily realised as an RC network which is straightforward to integrate an sificon. The image rejection filter 202 passes wanted signals in the band 0Hz to +200kHz as well as all other interferers. However, by eliminating any image interference it allows all subsequent filters in the receiver to be "real" (i.e. to operate on just one of the I and Q signals). An example of the frequency response of a suitable polyphase filter is shown in Figuro 3.

After the image rejection filter 202 the Q component of the signal is terminated, while the I component continues through a high pass filter 204 to a single, two port sigma-delta (ΣΔ) modulator 208. The effect of dropping the Q component of the signal is to take half of the wanted signal energy and fold it over onto the negative side of the frequency spectrum. Hence the signal (in common with the noise spectrum of the algebra-delta modulator 206) is symmetrical about zero frequency and occupies a bandwidth of 400kHz. Such a signal maximises the conversion efficiency of the modulator 206.

W(1) 42/39589

25

PCT/EP01/13013

The high pass filter 204 removes DC offsets generated by the preceding front-end circuitry. Studies of polyphase receivers for GSM applications have shown that a suitable cut-off frequency for the filter 204 is 6kHz, which gives the receiver an adequate recovery time from the over-drive effects of large signals without causing any significant degradation of the wanted signal.

The order of the modulator 206 and its clock speed must be chosen to give the required noise shaping. At minimum input signal level (~1084Bm in the state of the art), signal-to-quantization-noise ratio must be about 17dB in a 400kHz bandwidth (i.e. -200kHz to +200kHz) in order to meet the GSM 10 specification for BER (Bit Error Rote). This figure is derived from the need for an overall signal-to-noise ratio of 7dB and a quantisation noise level which is 10dB below that of the front-end noise. The largest input signal to the ADC is a blocking interferer at -23dBm.

The digital output signal from the modulator 206 is filtered by a digital the channel filter 208. This filter runs at a sampling rate equal to the clock rate of the sigma-delto modulator 206, which is typically of the order of 48 times the bit rate for GSM. It has a low poss frequency response with a cut-off frequency of approximately 200kHz which, when viowed on a double-sided frequency axis, resembles a bandpass response of width 400kHz. Such a frequency response la illustrated in Figure 4. The filter 208 has the dual role of attenuating all interferers arriving at the receiver input except an image interferer (i.e. an interferer in the lower adjacent channel, which is handled by the image rejection filter 202) and of attenuating most of the wideband quantisation noise produced by the modulator 206.

A typical frequency spectrum of signals at the output of the filter 208 is shown in Figure 5. The two halves of the wanted signal, shown as a solid line, are located on either side of zoro frequency, separated by the hole produced by the high pass filter 204. The residue of an image interferer, shown as a dashed line, occupies the same frequency space as the wanted signal but at a 30 level that should be insignificant because of the attenuation applied by the image rejection filter 202. Outside the -200kHz to +200kHz band there may also be some residual sigma-delta noise, shown as a chain-dashed line, and WO 02/39589

PCT/EPO(/13013

7

power due to large interferers, but such signals can be removed easily by subsequent filtering.

Once the high frequency content of the signal has been removed by the channel filter 208 the IF signal can be down-sampled (i.e. documated) by a down-sampling block (DS) 210 to a sampling rate of approximately four times the GSM bit rate. This reduces the required processing resources and power consumption for the reconstruction of the Q component of the wanted signal, it is necessary to make the wanted signal complex again to facilitate its perfect frequency translation (or do-rotation) back from the low IF to zero frequency, and its subsequent demodulation to obtain data bits.

Hence, after down-sampling, the signal is made complex by passing it to a pair of FIR filters, a first filter 212 having a linear-phase low pass response and a second filter 214 having an identical response except for the creation of a narrow notch in the middle of the passband and the insertion of an extra 90° phase shift (the phase shift being +60° for negative frequencies and -80° for positive frequencies). The second filter 214 creates the new Q component, performing the equivalent of a time-bounded Hilbert transform, with the width of the notch determining the length of its impulse response. A width of slightly less than or equal to that of the notch generated by the preceding high-pass filter 204 would normally be appropriate.

Figure 6 shows a typical frequency response of a suitable second filter 214, this particular example being a FIR filter having 276 taps, with a hole width of 8kHz. The principal function of the first filter 212 is to insert exactly the same time delay into the path of the 1 component as that inserted in the path of the Q component by the second filter 214. The Impulse response of both filters 212,214 should be exactly the same length. The first and second filters can be designed to give further suppression of any interference remaining offer the channel filter 208 outside the bandwidth of the wanted signal. Changing their cut-off frequency has virtually no affect on the required length of the filters 212,214, and gives the possibility of introducing extra filtering that comes effectively for free. The choice of cut-off frequency has some relevance to the sampling rate required by the filters 212,214, but provided this does not give

W(2) 02/39589

PCT/XP01/13013

8

rise to any significant problems the filtering thereby provided may allowate the need for any further filtering in the baseband.

Restoring the Q component of the wanted signal has the effect of folding the negative half of its frequency spectrum back onto the positive side, whereby the bandwidth reduces back to 200kHz. The total power in the signal therefore returns to the original value seen at the input to the image rejection fixer 202. The power density is increased by 6dB. The complex frequency response of the combined output of the titers 212, 214 is shown in Figure 7.

Once the Q component has been created, the I and Q signals pass to a derotation block 216 where they are derotated to baseband, by performing a complex multiplication with a complex tone of -100kHz provided by a signal source 218, which derotation shifts the wanted signal back to a central frequency of zero.

In the example embodiment shown in Figure 2, the I and Q signate are filtered by respective low pass baseband filters 220, having a cut-off frequency of 80kHz. A typical frequency spectrum of signate at the output of a filter 220 is shown in Figure 8, with the wanted signal shown as a solid line and the residue of an image interferer shown as a dashed line.

The signals are then processed by an equalisation and demodulation to block (EQ) 222 before being provided as output 126 to digital signal processing circultry in the remainder of the receiver.

System simulations have been performed to verify the correct functioning of an prehitscture in accordance with the present invention. As an example, Figure 9 is a graph of results of a simulation determining BER for a range of wanted signal powers S, in dBm, using a well-known TU50 channel model (hypical urban profile with a maximum speed of 60km/h). Simulated results for the new receiver architecture are shown as a cild line, while results for a benchmark polyphase receiver, using complex signal processing throughout, are shown as a deathed line. It is evident that the sensitivity of the new receiver is at loast as good as the benchmark polyphase receiver. Other simulations have also verified that the new architecture can provide the

W() 02/39580

PCT/EP01/13013

£

required selectivity, both for adjacent channels and for those at larger frequency offsets.

In a variation on the embodiments described above, the channel filter 208 and complex signal reconstruction filters 212,214 are combined into a single filtering block comprising two FIR filters. Such an embodiment can require less digital hardware resources as the combined filtering block can exploit the bit-stream property of the output of the sigma-delta modulator 208. In effect, the functions of the channel filter 208 and down-sampling block 210 are incorporated in the filters 212,214.

To determine the required frequency response of the filters 212,214, it is simpler to consider the filters as a single complex filter, having an asymmetrical response about zero frequency, rather than two real filters one of which is the Hilbert transform of the other. Using a standard digital synthesis toot, a single, real FIR filter can be designed having the required bandwidth and selectivity. Obtaining the complex response is then a straightforward matter of applying a +100kHz frequency shift. Real and imaginary impulse responses can be obtained by performing an inverse discrete Fourier transform on the shifted frequency response.

Figure 10 islustrates the complex frequency response of a suitable pair of filters 212,214, obtained after a small number of design iterations. The required attenuation template is shown as a dashed line. The response displays a very small ripple over the possband, from 20kHz to 180kHz, with a stopband attenuation that is well within the bounds of the template (exceeding 100dB at frequencies beyond ±1MHz). Such a response permits the filters 212,214 to pass the wanted signal with minimal distortion, apply sufficient attenuation to adjacent- and alternate-channel interferors and reject most of the high frequency noise generated by the sigma-delta modulator 208.

The receiver architecture described above has a similar range of applications to that of known near-zero IF polyphase architectures, including second generation cellular systems such as GSM, AMPS, IS138 and PDC1900 and cordiess systems such as DECT and Bluetooth. In these applications a useful power saving can be achieved. The architecture is even

MO 47/39780

PCT/EPO[/13013

10

more useful for receivers having a joint CDMA/TDMA multi-mode capability. As a particular example, one application is a dual-mode UniTS/GSM receiver in which the IF switches between zero and 160kHz. Other applications, such as a CDMAZ000AS95/IS136/AMPS receiver, are also envisaged.

W() 42/39589

PCT/KP01/13013

11

CLAIMS

- 1. A radio receiver comprising an input for a radio frequency eignal, quadrature down-conversion means for translating the radio frequency signal to an intermediate frequency and for generating in-phase and quadrature versions of the intermediate frequency signal, complex filtering means for operating on the in-phase and quadrature signals to provide filtered in-phase and quadrature signals to provide filtered in-phase and quadrature signals, means for digitaling only one of the in-phase and quadrature signals, means for performing digital signal processing on the digitized signal and signal generation means for operating on the processed signal to generate digital in-phase and quadrature signals.
- A receiver as claimed in claim 1, characterised in that the
 complex filtering means comprises a passive polyphase filter.
 - A receivor as claimed in claim 1 or 2, characterised in that the analogue-to-digital conversion means comprises a sigma-delta analogue-todigital converter.
 - 4. A receiver as claimed in any one of claims 1 to 3, characterised in that the analogue-to-digital conversion means are operable at a plurality of different clock speeds.
- A receiver as claimed in any one of claims 1 to 4, characterised in that the intermediate frequency may be either low or zero.
- A receiver as claimed in claim 5, characterised in that the radio frequency signals conform to a celtular communication standard and in that the low intermediate frequency is half of the channel spacing specified in the standard.

W() 02/19580

PCT/XP01/13013

12

- A receivor as claimed in any one of claims 1 to 6, characterised in that domination means are provided for translating the digital in-phase and quadrature signals to baseband.
- 8. A receiver as claimed in any one of claims 1 to 7, characterised in that the signal generation means comprises first and second filters and in that the phase shift applied to signals passed through each of the filters by 90°.
- 9. A receiver as claimed in claim 8, characterised in that the filters have a linear-phase characteristic.
- 10. A receiver as claimed in any one of claims 1 to 7, characterised in that the combination of the means for performing digital signal processing
 15 and the signal generation means is provided by first and second filters.
 - An integrated circuit comprising a radio receiver as claimed in any one of claims 1 to 10.

W() 42/39589

PCT/EPG[/13013

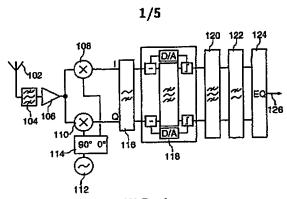


FIG. 1

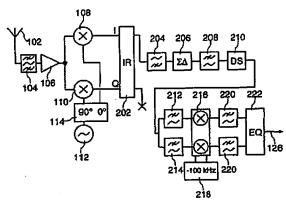
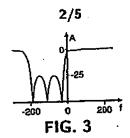
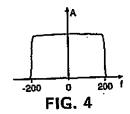


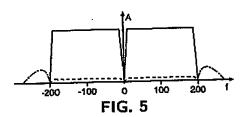
FIG. 2

WO 41/39589

PCL/XPol/13013







WO 02/19589

PCT/EP01/13013

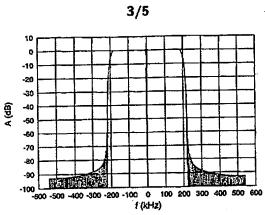


FIG. 6

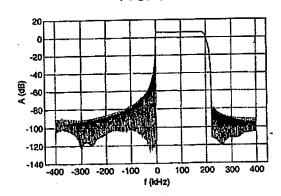
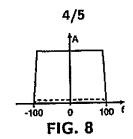


FIG. 7

W() 42/39589

PCT/EPGI/13013



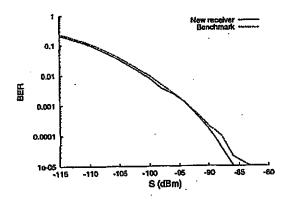


FIG. 9

MO 97332760 bCL/ELDIV3017

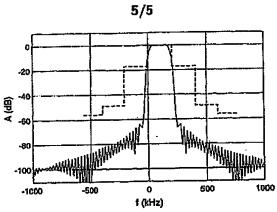


FIG. 10

【国際公開パンフレット(コレクトバージョン)】

(12) INTERNATIONAL APPLICATION PUBLISHED UNDER THE PATENT COOPERATION TREATY (PCT)

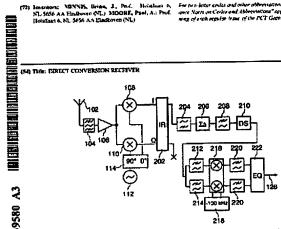
(19) World Intellectual Property Organization International Bureau



(43) International Publication Date 16 May 2002 (16.05.2002)

(10) International Publication Number WO 02/039580 A3

	19 MIN SOUT (1800-1905)	,1 170 02/00/2007 745
(AL)	International Patent Claud Cention's 1003D Jeffo	(N) Agent: SCOTT, New In. J.: Successionald Commissions B.V. Paul. Hobston 6, NL 5036 AA Einsteinen (NL 1
(23)	International Application Number: PCI/EP01/1304.5	
(22)	International Filing Date: 5 November 2001 (05.11.2001)	(81) Designated States (nonconf): CN. III, KR.
	5 SERVING THE SAMPLES S	(84) Designated States (regional): European patent (AT. RE.
(25)	Filing Language: English	CIL CY, DE, DK, ES, FL TR, OB, GR, TE, TT, LV, MC.
(26)	Publication Longuage: Limplish	NL. PT. SE. TRE
(J (1)	Priority Data: 0007503.2 10 November 2000 (10.11.2000) US	Published: with international search report
(71)	Applicable MONINGLADER PHILIPS ELECTRONICS N.V. (NUNE), Group woudarweg 1, ML-5621 BA Lindbown (NL).	(88) Date of publication of the International starch export: 1 May 2003
(72)	Inscripts: MENNES, Brian, J., Prof. Holeston 6, NL 5656 AA Einsboven (NL) 3500HF, Paul, A.: Prof. Holeston 6, NL 5656 AA Elaskoven (NL)	For two letter endes and other otherenations, refer to the "Guid ance Nates on Corios and Abbrevations" appearing at the begin using of each regular frame of the PCT Gazette.



(ST) Abstract: A rado trouver configurable to operate in either a You-III' or a zero-II mode congressed a quadration demonstrate (100.110.110.110.110) for paracing in phose (i) and quadratin (Quidre du dia intermediate (forgancy und a complete (2001) for professing integer species a foreign Che of the complete (Quidre du dia intermediate (forgancy und a complete (2001) for professing integer species a foreign Che of the complete (Quidre du dia intermediate (forgancy und a complete (2001) for professing integer species (2001) for professing integer (2001) for contract (2001) for c

【国際調査報告】

	INTERNATIONAL SEARCH REPOR	RT	PCT/EP 01/	
IPC 7	CATION OF SUBJECT MATTER HQ3D3/00			
	International Palent Consolication (IPC) or to both national densities	MON BIRD PC		
MATERIAL ST	EILARCHED CONTREST: MARTINE (SIMPRIMITES APPEAR INDICATE) IN CONTROL	min aprobalk)		
IPC 7	1Ю30			
	an secretary other stem represent descriptionalities in the states that is			
Cherry	ata time areasted during the title machine mench timene of data to	END AND WHEN PARTY	T HENCH HAVE BEING	
EPO-1n	ternal, PAJ			
C. DOCUM	IONTS COMSIDERED TO BE RELEVANT			Personal by districts
Calegory *	Cheegen of decument, with inclument, whose economics, of the ex-			
A	US 6 005 506 A (BAZARJAMI SEYFOL AL) 21 December 1999 (1999-12-21 column 13, line 30 -column 14, l figure 6	3		1-4
A	MO 00 22735 A (SONINKL PHILIPS E NV) 20 April 2000 (2000-04-20) cited in the application page 6, line 7 -page 7, line 14; 1,9			1-3,5
A	EP 0 797 292 A (PHILIPS ELECTRON 24 September 1997 (1997-09-24) cited in the application column 4, line 43 -column 5, lin figure 3			1,2
	officer (property) as a resistency to the equilibrium to 5 feet. C.	X Product Sort	L'y statement and take	
10	magness of class door-make:	_=		
W days	more catholise that general states of the est establish most unlessed to the set previous extensions. If character that published on or after the international		ngesmen eiter des 14 and not to conflict all pand the provipte de S double minimation. De	
A 400	plates meet gradeth many lysione distaltine cap property (delimite) of the original to evolution the productation of all of an another to see of other operation teamer to be up that filling most controlled to the delimitation of a financial or if reveals	"\" document of per corner be don document in a muste, until to to the art.	idjugdaovek (* carri- rative etch water the ci grander relevance; the interest to involve the oversed with one or a casteriscon paint; altri per of the seme paths	cialment bushion processioned to constant is latern atoms platent bushion processioned bushion processioned bushion to the passon spikes throate
	than the county date claimed		of the International of	
1	14 January 2003	23/01		
Name of	of profing activate of the QA Emphase Palest CFLOs, P B. Gettl Palestiness 2 34. – 2001 IN Reside Tel. (3.51-47) 360-3608. Th, St. Ett opo 16, Pale (471-47) 360-3618.	Autonosio A	ski, A	

				Miles de la company de SAN
				•
8207-CO-/O	PRIZING V	sn sn		
07-03-2000 07-03-2000	A 38607001 A 3812583	sn 40		
10-03-1997	14 2927970 1 20070462 A	30 93 90		
10-03-1998	10070482 A	43 4C	Y 54-03	2657650 q .
2002-80-LZ	T 876753005 A 5874311 IC 63031763 A 5857970 A 58b07001	4C 43 00 83 83 4C 4C	Y 54-09	2657670 4 ,
10-03-1688 10-10-2002 10-10-2002 20-20-2018 20-20-2018 20-10-2008	A S87A311 10 080831708 14 5957970 A S8807001	25 56 06 07 126 126 126 126 126 126 126 126 126 126		
2002-80-LZ	1A 6623601 T 876732005 A 5874611 10 63031760 IA 5827970 A 58407001	25 Eb 06 06 -1661 CK 25 Eb		
10-03-10-05 10-03-10-20 10-10-20 10-10-20 10-10-20 10-10-20 10-10-20 10-10-20 10-10-20 10-10-20 10-10-20	A 2517189 120427 1 120423 A1 124782 A 124782 A 1	26 30 30 30 30 40 40 40 40 40 40 40 40 40 40 40 40 40		
8661-00-01 2602-01-01 2602-01-01 2602-01-02 2002-01-92 2002-01-92 2002-01-01 2002-01-01 6661-90-21	A 251189 A 251189 1 7590251 1A 6253200 1A 6253200 A 267620 1A 6253201 1A 6253200 A 267620 A 26762	25 30 30 30 40 40 40 40 40 40 40 40 40 40 40 40 40		
10-02-18 10-02-18 10-02-18 10-02-01-02 10-02-01-02 10-02-01-02 10-02-01-02 10-02-01-02 10-02-01-02 10-02-01-02	1 TSP0221 1 TSP0221 1 TSP0221 1 SSP0222 1 TSP0221 1 A EST5001 1	25 26 26 27 28 20 20 20 20 20 20 20 20 20 20		
2002-01-00 2002-01-01 2002-01-01 2002-01-02 2002-01-02 2002-01-02 2002-01-01 2002-01-01 2002-01-01 2002-01-01 2002-01-01	1 769481 1 769481 1 764681 1 7646	25 -1297 CK -2000 CK -2000 CK -2000 CK -2000 CK -2000 CK -2000 CK -2000 CK		
8661-00-01 2661-60-bz 2661-60-bz 2661-60-bz 2002-01-01 2002-01-02 2002-01-02 2002-01-01 2002-01-01 2002-01-01 2002-01-01 2002-01-01 2002-01-01 2002-01-01 2002-01-01 2002-01-01 2002-01-01 2002-01-01 2002-01-01	1 7621621 17621621 17 7621621 17 7621621 17 7621621 17 7521621 17 7521621 17 7521621 18 7671621 19 767162	-7302) CR -7302 CR -7000 CR -7		
8661-00-01 2661-60-bz 2661-60-bz 2661-60-bz 2002-01-01 2002-01-02 2002-01-02 2002-01-01 2002-01-01 2002-01-01 2002-01-01 2002-01-01 2002-01-01 2002-01-01 2002-01-01 2002-01-01 2002-01-01 2002-01-01 2002-01-01	A PARENTS A SECRETA	12-13-12 CK		
8661-C0-01 2661-60-bz 2002-01-01 2661-11-21 2002-01-02 2002-01-02 2002-01-01 2002-01-01 2002-21-01 2002-21-01 2002-01-01 2002-01-01 2002-01-01	1 7621621 17621621 17 7621621 17 7621621 17 7621621 17 7521621 17 7521621 17 7521621 18 7671621 19 767162			
8661-10-01 2661-61-72 2002-01-01 2002-01-01 2002-01-02 2002-01-02 2002-01-92 2002-01-92 1002-0-19 1002-01-01 1002-01-01 1002-01-01 1002-01-01 1002-01-01 1002-01-01 1002-01-01 1002-01-01 1002-01-01 1002-01-01 1002-01-01	A PERSON A PERSON A PUBLISH A PUBLIS	-500 CM -500 C	-0-03 Y	9955099
8661-60-01 4661-60-†2 2002-01-01 4661-61-21 2002-01-21 2002-01-22 2002-01-25 2002-01-92 2002-01-01 6661-90-41 1002-01-01 1002-01-01 1002-01-01 2002-01-01 2002-01-01 2002-01-01 2002-01-01 2002-01-01 2002-01-01 2002-01-01 2002-01-01	(6) 2010 10 10 10 10 10 10 10 10 10 10 10 10	-500 CM -500 C	21-12 ¥	60025000 5 5 60052735 5 60052735 5 60052735

フロントページの続き

(72)発明者 ミニス ブライアン ジェー

オランダ国 5656 アー アー アインドーフェン プロフホルストラーン 6

(72)発明者 モーア パウル エー

オランダ国 5656 アー アー アインドーフェン プロフホルストラーン 6

Fターム(参考) 5K004 AA08 JG01

5K020 AA08 DD02 DD11 DD13 EE04 FF00 GG00 HH12 HH13 HH15

【要約の続き】

リティは、高められ、それが低 I F とゼロ I F 両方のモードで、効率的に動作することを可能にする。 【選択図】図2